

BEST AVAILABLE COPY

IFW

Customer No. 31561
Application No.: 10/709,306
Docket No. 12952-US-PA

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Applicant : Lai
Application No. : 10/709,306
Filed : Apr. 28, 2004
For : PIXEL STRUCTURE
Examiner : N/A
Art Unit : 2621

ASSISTANT COMMISSIONER FOR PATENTS
Arlington, VA22202

Dear Sirs:

Transmitted herewith is a certified copy of Taiwan Application No.: 93107215,
filed on: 2004/3/18.

A return prepaid postcard is also included herewith.

Respectfully Submitted,
JIANQ CHYUN Intellectual Property Office

Dated: August 2, 2004

By: Belinda Lee
Belinda Lee
Registration No.: 46,863

Please send future correspondence to:

7F.-1, No. 100, Roosevelt Rd.,

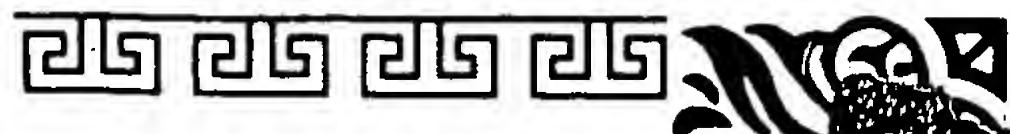
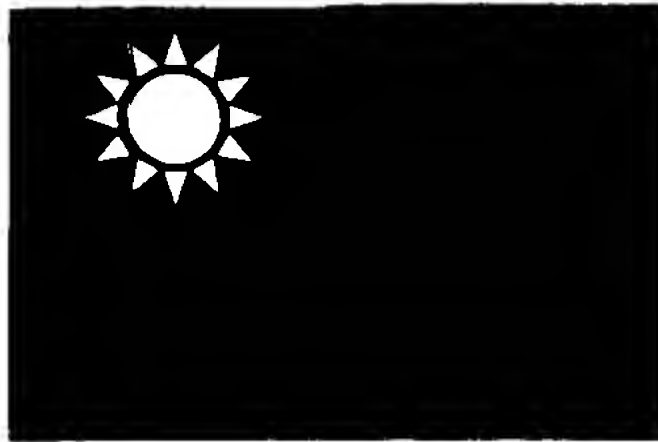
Sec. 2, Taipei 100, Taiwan, R.O.C.

Tel: 886-2-2369 2800

Fax: 886-2-2369 7233 / 886-2-2369 7234

E-MAIL: BELINDA@JCIPGroup.com.tw; USA@JCIPGroup.com.tw

10709306-08-04 04



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder

申請日：西元 2004 年 03 月 18 日
Application Date

申請案號：093107215
Application No.

申請人：友達光電股份有限公司
Applicant(s)

局長
Director General

蔡練生

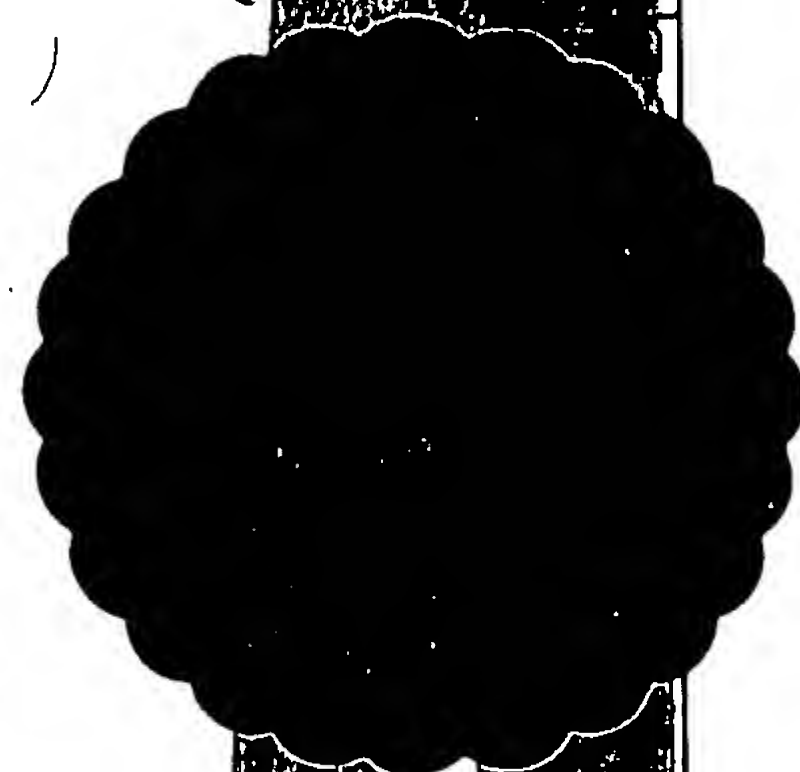
發文日期：西元 2004 年 6 月 2 日
Issue Date

CERTIFIED COPY OF
PRIORITY DOCUMENT

發文字號：
Serial No.

09320512540

BEST AVAILABLE COPY



申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	畫素結構
	英 文	Pixel structure
二、 發明人 (共1人)	姓 名 (中 文)	1. 來漢中
	姓 名 (英 文)	1. LAI, HAN CHUNG
	國 籍 (中 英 文)	1. 中華民國 TW
	住居所 (中 文)	1. 桃園縣中壢市內壢成功路122巷63弄20號
	住居所 (英 文)	1. No. 20, Alley 63, Lane 122, Chengkung Rd., Chungli, Taoyuan Hsien, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中 文)	1. 友達光電股份有限公司
	名稱或 姓 名 (英 文)	1. Au Optronics Corporation
	國 籍 (中 英 文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹科學工業園區新竹市力行二路一號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. No. 1, Li-Hsin Rd. II, Science-Based Industrial Park, Hsinchu, Taiwan, R.O.C.
	代表人 (中 文)	1. 李焜耀
	代表人 (英 文)	1. LEE, KUN YAO

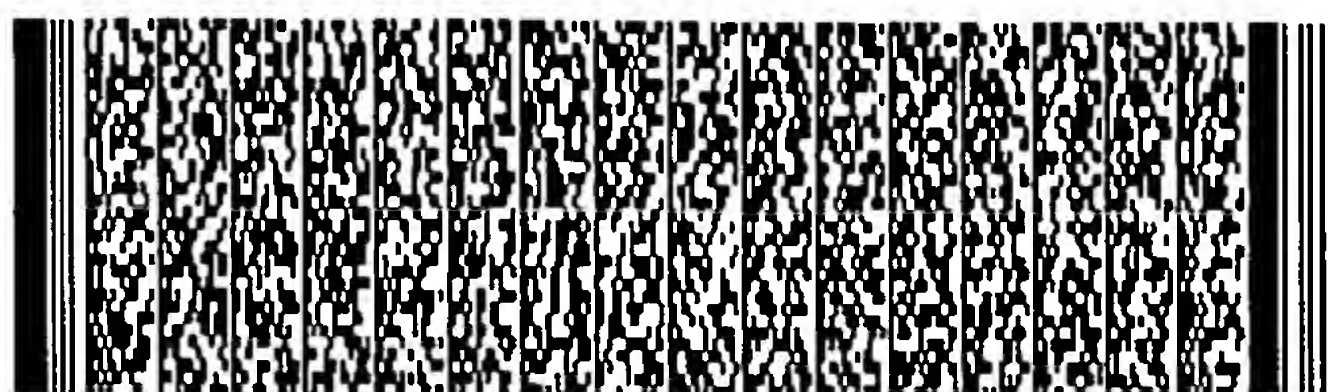


四、中文發明摘要 (發明名稱：畫素結構)

一種畫素結構，適於架構在一基板上，主要藉由在於掃描配線（資料配線）與掃描擬配線（資料擬配線）之間的介電層上例如形成三個以上的接觸孔，而使掃描配線（資料配線）與掃描擬配線（資料擬配線）電性連接，因此當上述接觸孔未被全部貫穿時，仍然可藉由掃描擬配線（資料擬配線）傳送信號。

五、英文發明摘要 (發明名稱：Pixel structure)

A pixel structure is suitable for disposing on a substrate. The pixel structure has a dielectric layer between a scan line (data line) and a redundant scan line (redundant data line). The dielectric layer has over three contact holes for the electrically connecting between the scan line (data line) and the redundant scan line (redundant data line). Therefore, when at least one of the



四、中文發明摘要 (發明名稱：畫素結構)

五、英文發明摘要 (發明名稱：Pixel structure)

contact holes mentioned above isn't open, the scan line (date line) can still transmit signal by the redundant scan line (redundant date line).

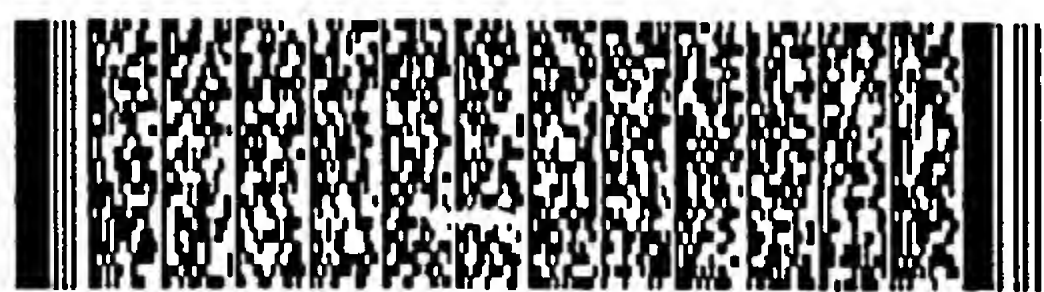


六、指定代表圖

伍、(一)、本案代表圖為：第____4____圖

(二)、本案代表圖之元件代表符號簡單說明：

- 200：畫素結構
- 210：掃描配線
- 220：擬掃描配線
- 230：介電層
- 232：第一接觸孔
- 234：第二接觸孔
- 240：資料配線
- 250：擬資料配線



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得, 不須寄存。



五、發明說明 (1)

發明所屬之技術領域

本發明是有關於一種畫素結構 (pixel)，且特別是有關於一種可避免接觸孔因製程缺陷未被貫穿，即導致擬配線失效的畫素結構。

先前技術

為了配合現代生活模式，視訊或影像裝置之體積日漸趨於薄輕。傳統的陰極層射線顯示器，雖然仍有其優點，但是其需佔用大體積且十分耗電。因此，配合光電技術與半導體製造技術，面板式的顯示器已被發展出成為目前常見之顯示器產品，例如液晶顯示器 (LCD)。

液晶顯示器主要由一主動元件陣列基板、一彩色濾光陣列基板和一液晶層所構成，其中主動元件陣列基板是由多個以陣列排列的畫素單元所組成。畫素單元主要係由一主動元件及一對應配置與此主動元件上之畫素電極

(pixel electrode) 所構成，而主動元件係用來作為液晶顯示單元的開關元件。此外，為了控制個別的畫素單元，通常經由一掃描配線 (Scan line) 與一資料配線 (Data line) 以選取特定之畫素，並藉由施於適當的操作電壓，以顯示對應此畫素之顯示資料。

值得注意的是，在習知技術中，因怕有掃描配線與資料配線因為斷線而造成信號無法傳輸情形，因此有擬配線 (Redundant line) 的設計產生，藉由擬配線與掃描配線或資料配線電性連接，故當掃描配線或資料配線有斷線的情形時，掃描配線或資料配線仍可藉由上述之擬配線傳送



五、發明說明 (2)

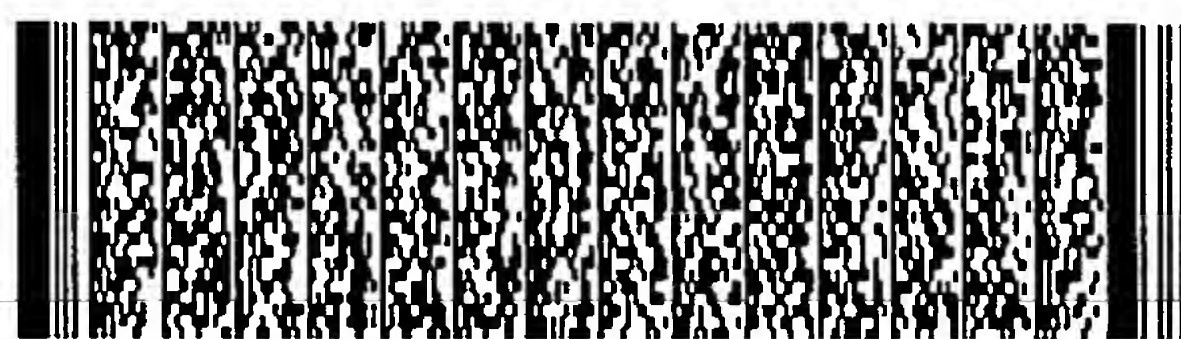
信號。

圖1是習知一種具有擬配線之畫素結構的俯視圖，圖2是根據圖1之剖面線A-A所見之側視圖，而圖3是根據圖1之剖面線B-B所見之側視圖。請同時參照圖1、圖2以及圖3，習知畫素結構100係架構在一基板10上，此畫素結構100主要係由一掃描配線110、一擬掃描配線120、一介電層130、一資料配線140、一擬資料配線150、一主動元件160以及一畫素電極170所構成。

掃描配線110與資料配線140係配置於基板10上，且擬掃描配線120配置於掃描配線110上方，擬資料配線150則配置於資料配線140的下方。介電層130配置於掃描配線110與擬掃描配線120以及資料配線140與擬資料配線150之間。其中位於掃描配線110與擬掃描配線120之間的介電層130上具有兩個第一接觸孔132，以使掃描配線110與擬掃描配線120藉由這兩個第一接觸孔132電性連接，而位於資料配線140與擬資料配線150之間的介電層130上具有兩個第二接觸孔134，以使資料配線140與擬資料配線150藉由這兩個第二接觸孔134電性連接。

主動元件160例如是薄膜電晶體(TFT)，鄰近配置於掃描配線110與資料配線140的交錯處。畫素電極170電性連接於此主動元件160，其中主動元件160係藉由掃描配線110的控制，以將資料配線140所傳送之影像信號寫入至畫素電極170中。

承上所述，由於掃描配線110與資料配線140藉由介電



五、發明說明 (3)

層130上之兩個第一接觸孔132與兩個第二接觸孔134而分別與其對應之擬掃描配線120及擬資料配線150電性連接，當在製作掃描配線110與資料配線140發生金屬剝離

(Metal peeling)而導致配線產生斷線的情形時，該斷線之配線則可藉由與其對應之擬配線將信號傳輸。

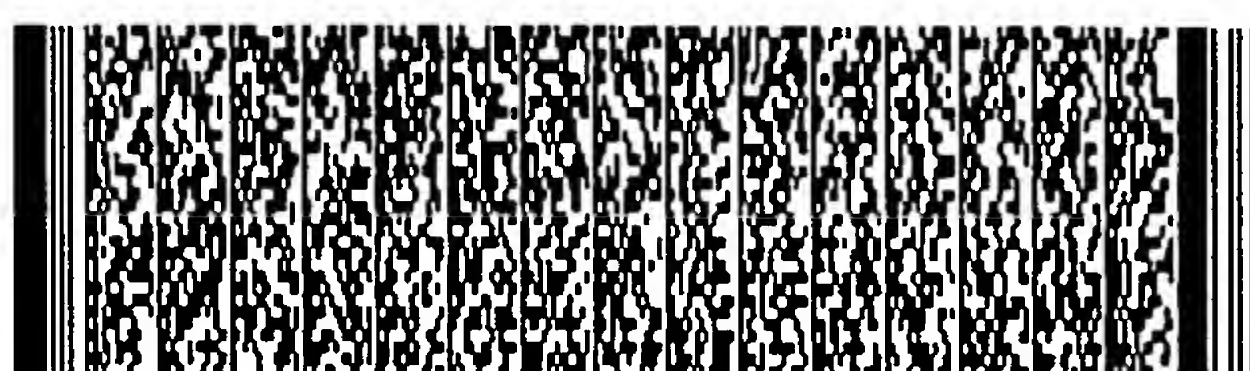
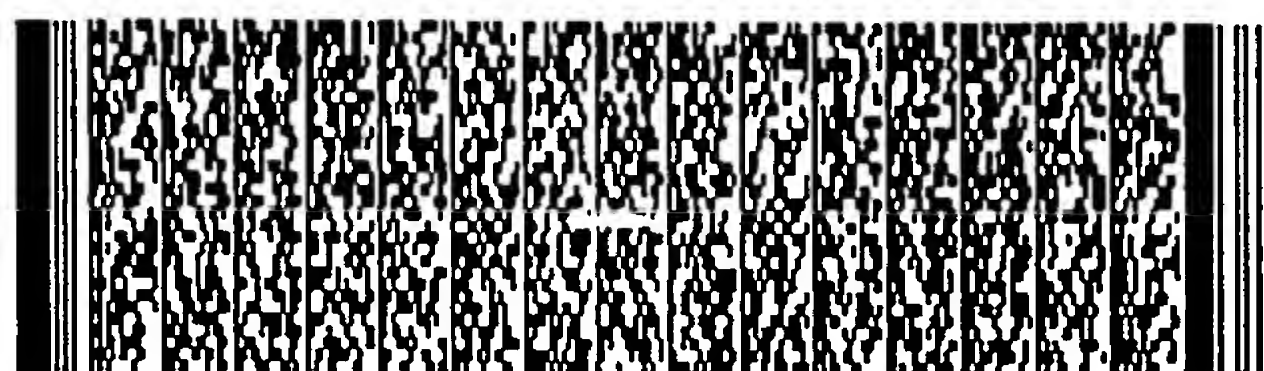
值得注意的是，習知技術中不論是設計用以與掃描配線與擬掃描配線電性連接之接觸孔，或是設計用以與資料配線與擬資料配線電性連接之接觸孔，該些接觸孔的數目皆為兩個。然而，如此之設計具有一缺點，倘若兩個接觸孔至少其中一因製程的缺陷而未被貫穿，擬配線則無法作為掃描配線或資料配線在斷線之後的備用線路。因此，只要發現兩個接觸孔之其中一未被貫穿時，必須藉由雷射修補 (laser repair) 將其接觸孔貫穿，而經雷射修補之處又有造成阻抗提高的問題。

發明內容

因此，本發明的目的就是在提供一種畫素結構，藉由增加介電層上之接觸孔的數目，以避免過去其中一接觸孔因製程缺陷未被貫穿，即導致擬配線失效的問題。

本發明的另一目的就是在提供一種畫素結構，藉由設計一條狀接觸孔，以避免過去其中一接觸孔因製程缺陷未被貫穿，即導致擬配線失效的問題。

基於上述目的，本發明提供一種畫素結構，適於架構在一基板上，此畫素結構主要係由一掃描配線、一擬掃描配線、一介電層、一資料配線、一主動元件以及一畫素電



五、發明說明 (4)

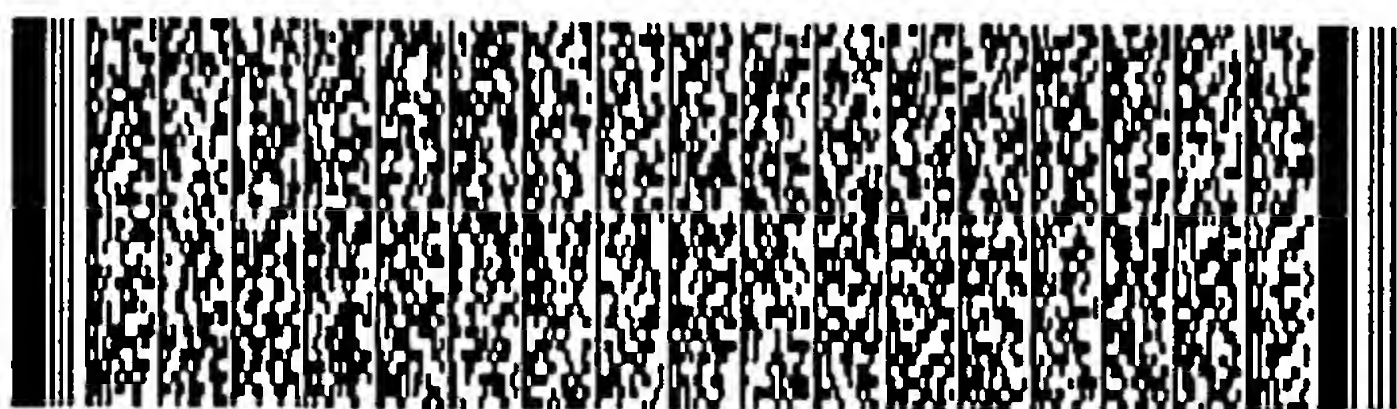
極所構成。掃描配線配置於基板上，且擬掃描配線配置於掃描配線上方。介電層配置於掃描配線與擬掃描配線之間，其中介電層具有三個以第一鄰近於主動元所傳送至畫素電極。線與擬掃描配線交錯處。畫素電極係藉由掃描配線控制，以將資料配線所傳送之影像信號寫入至畫素電極。

在本發明之上述的較佳實施例中，資料配線下方更配置有一擬資料配線，其中介電層亦配置於資料配線與擬資料配線之間，而此介電層更具有三個以上之接觸孔，以使資料配線與擬資料配線藉由該些第二接觸孔電性連接。

在本發明之上述的較佳實施例中，資料配線下方更配置有一擬資料配線，其中介電層亦配置於資料配線與擬資料配線之間，而介電層更具有一第三接觸孔，且此第三接觸孔之尺寸係介於 $25\mu\text{m}$ 至此資料配線的長度之間，以使資料配線與擬資料配線藉由該些第三接觸孔電性連接。此外，此第三接觸孔例如是一矩形開孔。

在本發明之上述的較佳實施例中，主動元件例如是薄膜電晶體。

在本發明之上述的較佳實施例中，位於掃描配線與擬掃描配線之間的介電層上更可改配置一第一接觸孔，此第一接觸孔之尺寸係介於 $25\mu\text{m}$ 與掃描配線的長度之間，以使



五、發明說明 (5)

掃描配線與擬掃描配線藉由第一接觸孔電性連接。此外此第一接觸孔例如是一矩形開孔。

基於上述目的，本發明另外提出一種畫素結構，適於架構在一基板上，此畫素結構主要係由一掃描配線、一資料配線、一擬資料配線配置於基板上，且下方具有三個以上之第一接觸孔，以使主動元件鄰近於主動元件所傳送之影像信號寫入至畫素電極。在本發明之上述的較佳實施例中，主動元件例如是薄膜電晶體。

在本發明之上述的較佳實施例中，位於資料配線與擬資料配線之間的介電層上更可改配置一第一接觸孔，此第一接觸孔之尺寸係介於 $25\mu\text{m}$ 與資料配線之長度之間，以使資料配線與擬資料配線藉由第一接觸孔電性連接。此外，此第一接觸孔例如是一矩形開孔。

本發明之畫素結構主要藉由在掃描配線（或資料配線）與掃描擬配線（或資料擬配線）之間的介電層上形成三個以上的接觸孔或形成一個尺寸係介於 $25\mu\text{m}$ 與掃描配線（或資料配線）的長度之間的條狀接觸孔，使掃描配線



五、發明說明 (6)

(或資料配線)與掃描擬配線(或資料擬配線)電性連接。由於介電層上之接觸孔設計為多個以上或一條狀接觸孔，可防止習知其中一接觸孔因製程缺陷未被貫穿，即導致擬配線失效的問題，因此本發明可確實解決掃描配線或資料配線因斷線而造成信號無法傳輸的情形。

為讓本發明之上述和其他目的、特徵和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下。

實施方式

圖4繪示依照本發明一較佳實施例的一種具有擬配線之畫素結構的俯視圖，圖5是根據圖4之剖面線C-C所見之側視圖，而圖6是根據圖4之剖面線D-D所見之側視圖。請同時參照圖4、圖5以及圖6，本發明之畫素結構200係架構在一基板20上，此畫素結構200主要係由一掃描配線210、一擬掃描配線220、一介電層230、一資料配線240、一擬資料配線250、一主動元件260以及一畫素電極270所構成。

掃描配線210與資料配線240係配置於基板20上，且擬掃描配線220配置於掃描配線210上方，擬資料配線250則配置於資料配線240的下方。介電層230配置於掃描配線210與擬掃描配線220以及資料配線240與擬資料配線250之間。其中位於掃描配線210與擬掃描配線220之間的介電層230上具有三個以上之第一接觸孔232（在此繪示出四個表示），以使掃描配線210與擬掃描配線220藉由這些第一接



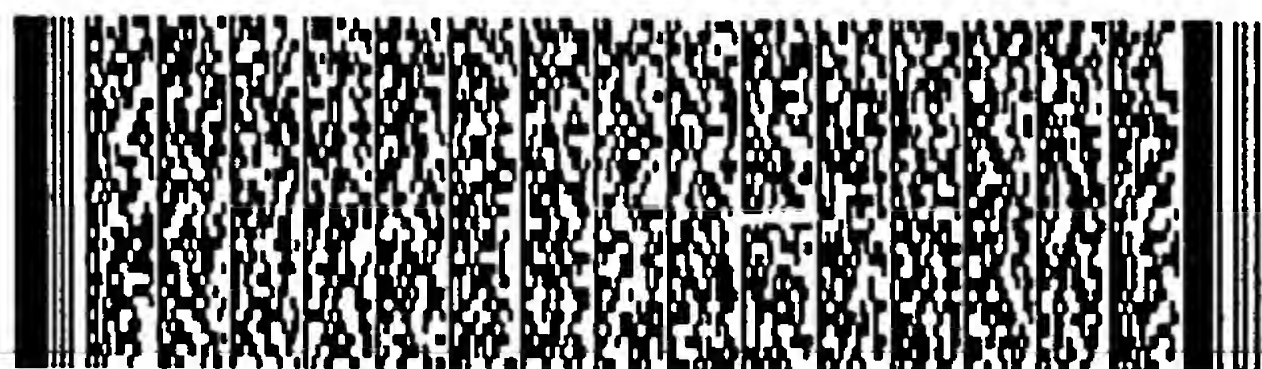
五、發明說明 (7)

觸孔232電性連接。此外，位於資料配線240與擬資料配線250之間的介電層230上具有三個以上之第二接觸孔234（在此同樣繪示出四個表示），以使資料配線240與擬資料配線250藉由這些第二接觸孔234電性連接。

主動元件260例如是薄膜電晶體（TFT），鄰近配置於掃描配線210與資料配線240的交錯處。此主動元件260包括一閘極262、一通道層264、一源極266及一汲極268。其中閘極262與掃描配線210連接，通道層264覆蓋該閘極262，源極266及汲極268配置於通道層264的上方，並位於閘極214的兩側，且源極266與資料配線240連接。

畫素電極270電性連接於此主動元件260，例如是在掃描配線210、資料配線240及主動元件260的上方全面性覆蓋一保護層280，並於對應於汲極268處的保護層280上開設一開口282，以使畫素電極270藉由該開口282與主動元件260電性連接。因此，主動元件260係可藉由掃描配線210的控制，以將資料配線240所傳送之影像信號寫入至畫素電極270，此意即當閘極262耦接至一適當之電壓時，通道層264即呈導通的狀態，此時關於畫面顯示的影像信號便會依序經由資料配線240、源極266、通道層264、汲極268而寫入畫素電極270中。

值得注意的是，本實施例主要是將介電層230上之第一接觸孔232與第二接觸孔234的數目由習知的兩個增加至三個以上，因此，當介電層230在進行圖案化的製程以形成該些接觸孔時，倘若部分該些接觸孔因製程的缺陷而未



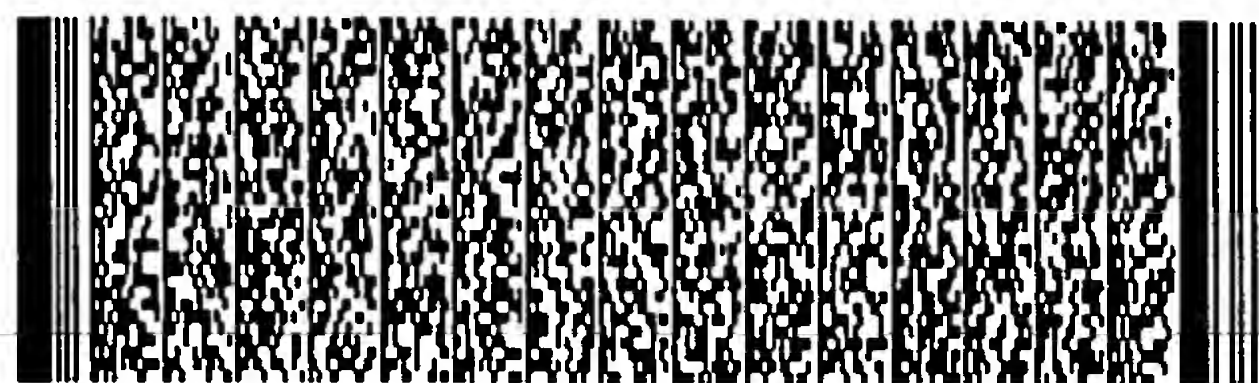
五、發明說明 (8)

被貫通，上述之掃描配線210（或資料配線240）與其對之擬配線仍可藉由其他的接觸孔而使彼此電性導通，以避免擬配線的作用失效。換言之，部分該些接觸孔因製程的缺陷而未被貫通時，也不需針對未被貫通之接觸孔進行雷射修復的步驟，因此也不會有習知技術因進行雷射修復，而造成阻抗提高的問題。

圖7繪示依照本發明另一較佳實施例的一種具有擬配線之畫素結構的俯視圖，而圖8是根據圖7之剖面線E-E所見之側視圖。請參閱圖7及圖8，此較佳實施例所揭露之畫素電極200其結構大致與上述之實施例相同，其相異處在於位於資料配線240與擬資料配線250之間的介電層230上改開設一第三接觸孔236，且此第三接觸孔236之尺寸係介於25 μ m至此資料配線240的長度之間，以使資料配線240與擬資料配線250藉由該第三接觸孔236電性連接，此第三接觸孔236在本實施例中例如是一矩形開孔或是其他形狀的開孔。

由於上述之第三接觸孔236其數量為一個，且設計為一條狀型態，因此可以避免接觸孔設計為多數個時，會因製程上的缺陷而造成部分接觸孔未被貫通之情形發生，進而降低擬配線失效的機率。

承上所述，熟悉該項技藝者應知，上述開設三個以上的接觸孔或開設一個條狀接觸孔的型態，可相互搭配於掃描配線與擬掃描配線之間的介電層上及資料配線與擬資料配線之間的介電層上。因此，本發明位於掃描配線與掃描



圖式簡單說明

圖1是繪示習知一種具有擬配線之畫素結構的俯視圖。

圖2是繪示根據圖1之剖面線A-A所見之側視圖。

圖3是繪示根據圖1之剖面線B-B所見之側視圖。

圖4是繪示依照本發明一較佳實施例的一種具有擬配線之畫素結構的俯視圖。

圖5是繪示根據圖4之剖面線C-C所見之側視圖。

圖6是根據圖4之剖面線D-D所見之側視圖。

圖7繪示依照本發明另一較佳實施例的一種具有擬配線之畫素結構的俯視圖。

圖8是根據圖7之剖面線E-E所見之側視圖。

【圖式標示說明】

10、20：基板

100、200：畫素結構

110、210：掃描配線

120、220：擬掃描配線

130、230：介電層

132、232：第一接觸孔

134、234：第二接觸孔

140、240：資料配線

150、250：擬資料配線

160、260：主動元件

170、270：畫素電極

236：第三接觸孔



圖式簡單說明

262 : 閘 極
264 : 通 道 層
266 : 源 極
268 : 汲 極
280 : 保 護 層
282 : 開 口



六、申請專利範圍

1. 一種畫素結構，適於架構在一基板上，該畫素結構包括：

一掃描配線，配置於該基板上；

一擬掃描配線，配置於該掃描配線上方；

一介電層，配置於該掃描配線與該擬掃描配線之間，其中該介電層具有三個以上之第一接觸孔，以使該掃描配線與該擬掃描配線藉由該些第一接觸孔電性連接；

一資料配線，配置於該基板上；

一主動元件，鄰近配置於該掃描配線與該資料配線交錯處；以及

一畫素電極，電性連接於該主動元件，其中該主動元件係藉由該掃描配線控制，以將該資料配線所傳送之影像信號寫入至該畫素電極。

2. 如申請專利範圍第1項所述之畫素結構，更包括一擬資料配線，配置於該資料配線下方，其中該介電層亦配置於該資料配線與該擬資料配線之間，而該介電層更具有三個以上之第二接觸孔，以使該資料配線與該擬資料配線藉由該些第二接觸孔電性連接。

3. 如申請專利範圍第1項所述之畫素結構，更包括一擬資料配線，配置於該資料配線下方，其中該介電層亦配置於該資料配線與該擬資料配線之間，而該介電層更具有第三接觸孔，且該第三接觸孔之尺寸係介於 $25\mu\text{m}$ 與該資料配線的長度之間，以使該資料配線與該擬資料配線藉由該些第二接觸孔電性連接。



六、申請專利範圍

4. 如申請專利範圍第3項所述之畫素結構，其中該第三接觸孔為一矩形開孔，且該矩形開孔之長度係介於 $25\mu\text{m}$ 與該資料配線的長度之間。

5. 如申請專利範圍第3項所述之畫素結構，其中該主動元件包括薄膜電晶體。

6. 一種畫素結構，適於架構在一基板上，該畫素結構包括：

一掃瞄配線，配置於該基板上；

一擬掃描配線，配置於該掃瞄配線上方；

一介電層，配置於該掃瞄配線與該擬掃描配線之間，其中該介電層具有一第一接觸孔，且該第一接觸孔之尺寸係介於 $25\mu\text{m}$ 與該掃描配線的長度之間，以使該掃描配線與該擬掃描配線藉由該第一接觸孔電性連接；

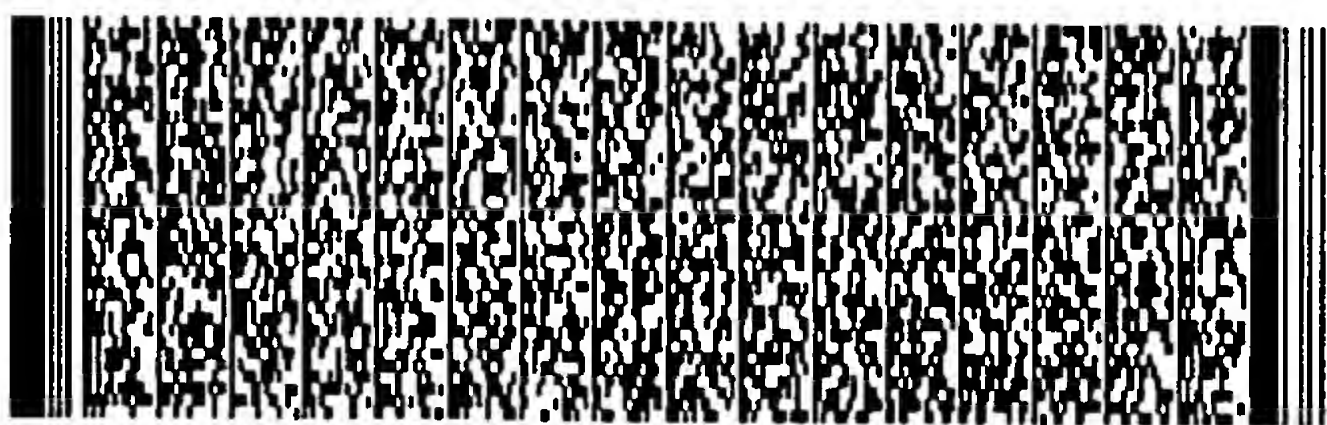
一資料配線，配置於該基板上；

一主動元件，鄰近配置於該掃瞄配線與該資料配線交錯處；以及

一畫素電極，電性連接於該主動元件，其中該主動元件係藉由該掃瞄配線控制，以將該資料配線所傳送之影像信號寫入至該畫素電極。

7. 如申請專利範圍第6項所述之畫素結構，其中該第一接觸孔為一矩形開孔，且該矩形開孔之長度係介於 $25\mu\text{m}$ 與該掃描配線的長度之間。

8. 如申請專利範圍第6項所述之畫素結構，更包括一擬資料配線，配置於該資料配線下方，其中該介電層亦配



六、申請專利範圍

置於該資料配線與該擬資料配線之間，而該介電層更具有三個以上之第二接觸孔，以使該資料配線與該擬資料配線藉由該些第二接觸孔電性連接。

9. 如申請專利範圍第6項所述之畫素結構，更包括一擬資料配線，配置於該資料配線下方，其中該介電層亦配置於該資料配線與該擬資料配線之間，而該介電層更具有第一第三接觸孔，且該第三接觸孔之尺寸係介於 $25\mu\text{m}$ 與該資料配線的長度之間，以使該資料配線與該擬資料配線藉由該些第二接觸孔電性連接。

10. 如申請專利範圍第9項所述之畫素結構，其中該第三接觸孔為一矩形開孔，且該矩形開孔之長度係介於 $25\mu\text{m}$ 與該資料配線的長度之間。

11. 如申請專利範圍第6項所述之畫素結構，其中該主動元件包括薄膜電晶體。

12. 一種畫素結構，適於架構在一基板上，該畫素結構包括：

- 一掃瞄配線，配置於該基板上；
- 一資料配線，配置於該基板上；
- 一擬資料配線，配置於該資料配線下方；
- 一介電層，配置於該資料配線與該擬資料配線之間，其中該介電層具有三個以上之第一接觸孔，以使該資料配線與該擬資料配線藉由該些第一接觸孔電性連接；
- 一主動元件，鄰近配置於該掃瞄配線與該資料配線交錯處；以及



六、申請專利範圍

一畫素電極，電性連接於該主動元件，其中該主動元件係藉由該掃描配線控制，以將該資料配線所傳送之影像信號寫入至該畫素電極。

13. 如申請專利範圍第12項所述之畫素結構，其中該主動元件包括薄膜電晶體。

14. 一種畫素結構，適於架構在一基板上，該畫素結構包括：

一掃描配線，配置於該基板上；

一資料配線，配置於該基板上；

一擬資料配線，配置於該資料配線下方；

一介電層，配置於該資料配線與該擬資料配線之間，其中該介電層具有一第一接觸孔，且該第一接觸孔之尺寸係介於 $25\mu\text{m}$ 與該資料配線的長度之間，以使該資料配線與該擬資料配線藉由該第一接觸孔電性連接；

一主動元件，鄰近配置於該掃描配線與該資料配線交錯處；以及

一畫素電極，電性連接於該主動元件，其中該主動元件係藉由該掃描配線控制，以將該資料配線所傳送之影像信號寫入至該畫素電極。

15. 如申請專利範圍第14項所述之畫素結構，其中該第一接觸孔為一矩形開孔，且該矩形開孔之長度係介於 $25\mu\text{m}$ 與該資料配線的長度之間。

16. 如申請專利範圍第14項所述之畫素結構，其中該主動元件包括薄膜電晶體。



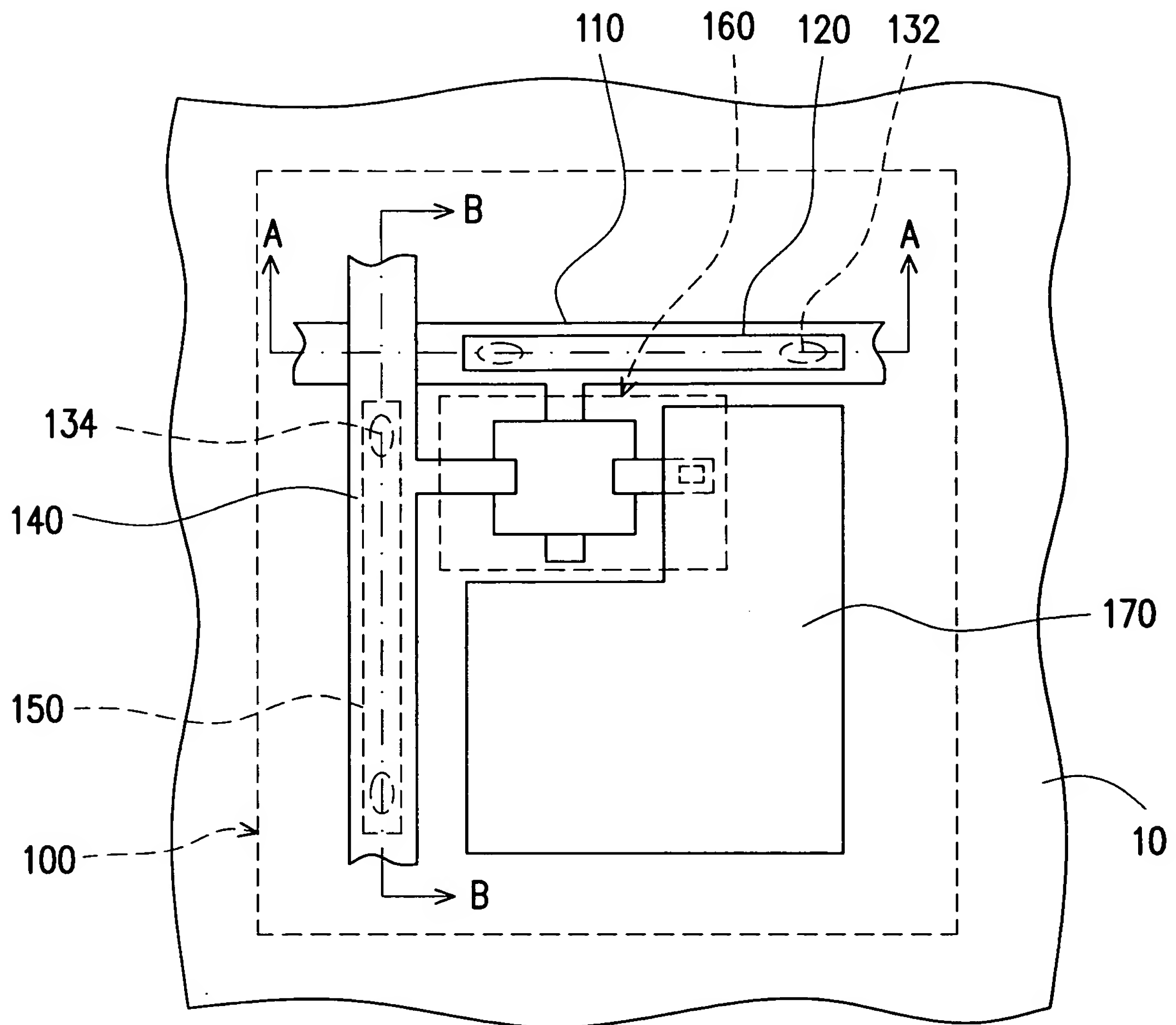


圖 1

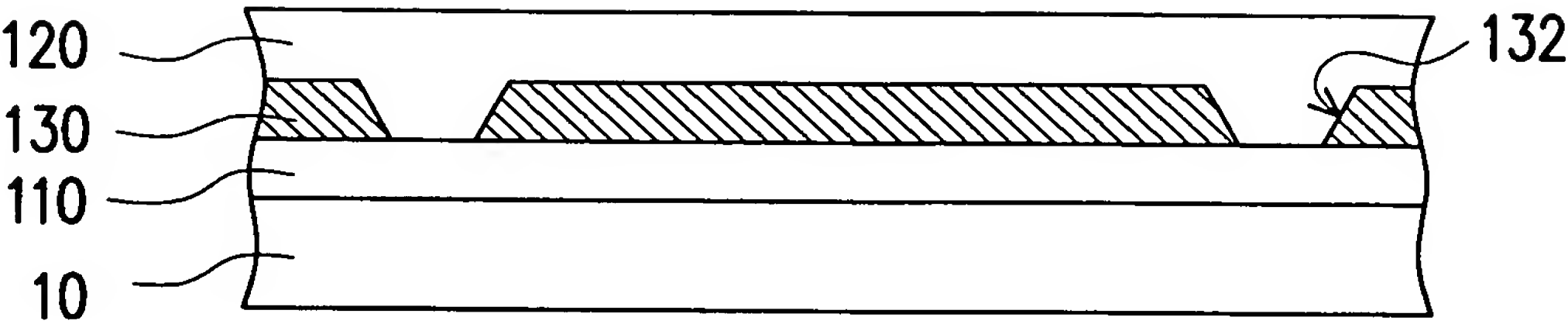


圖 2

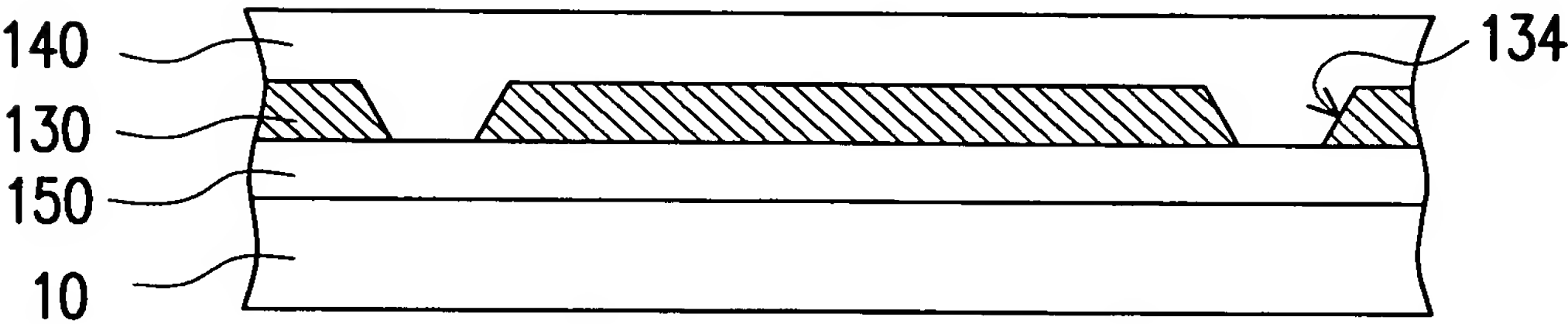


圖 3

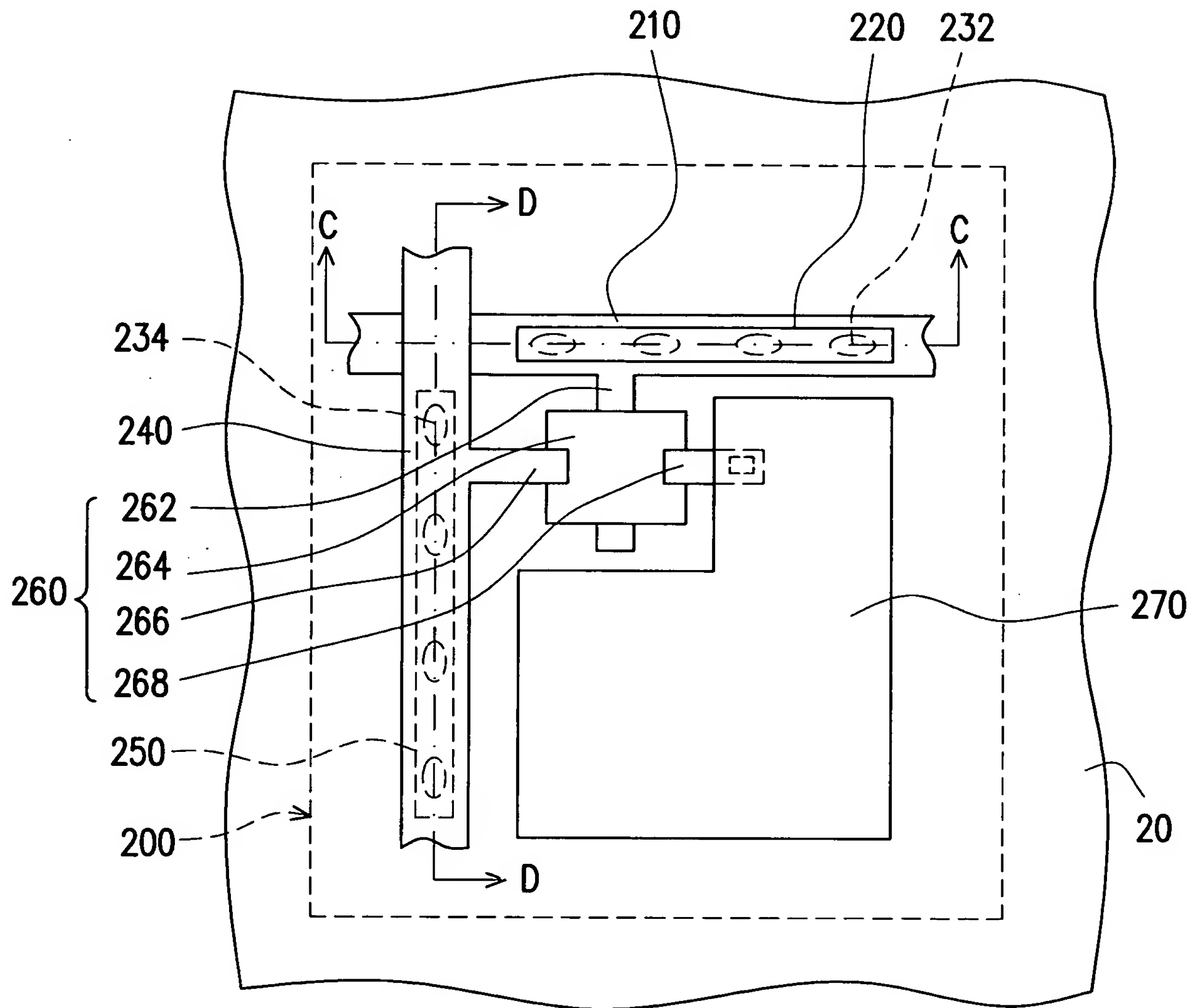


圖 4

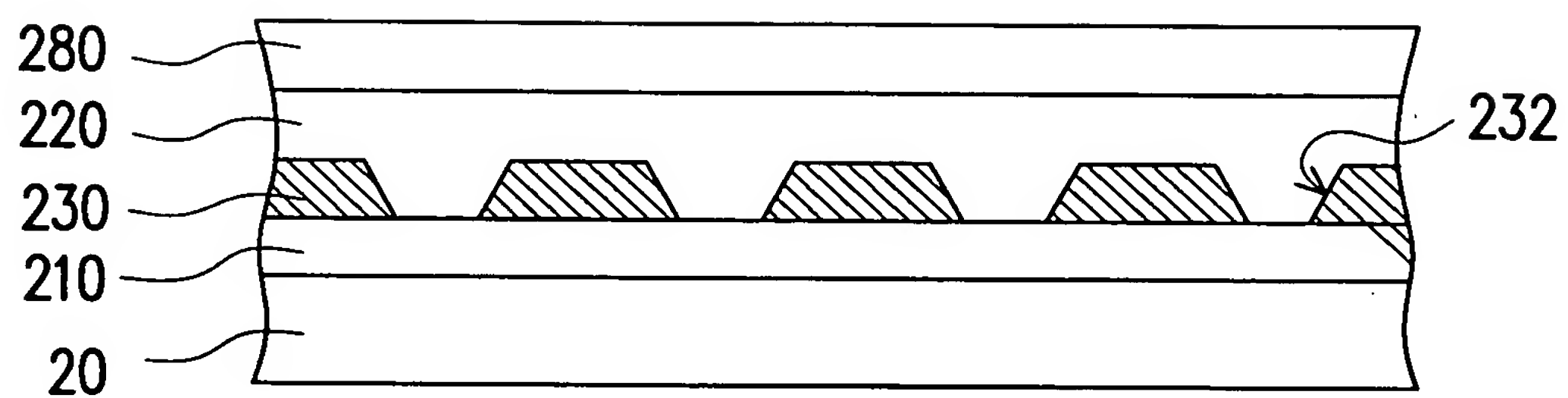


圖 5

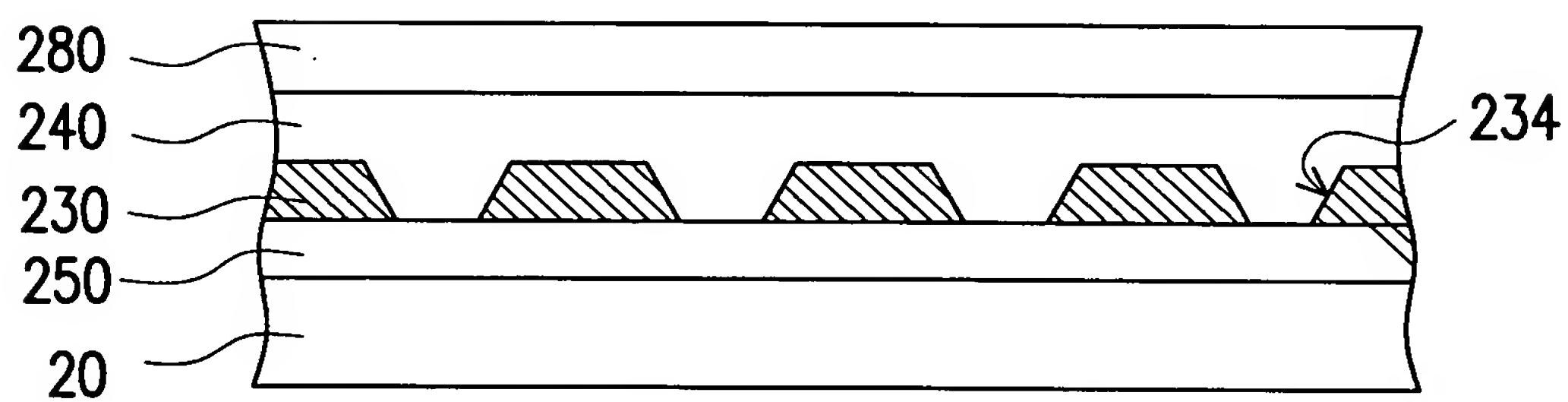


圖 6

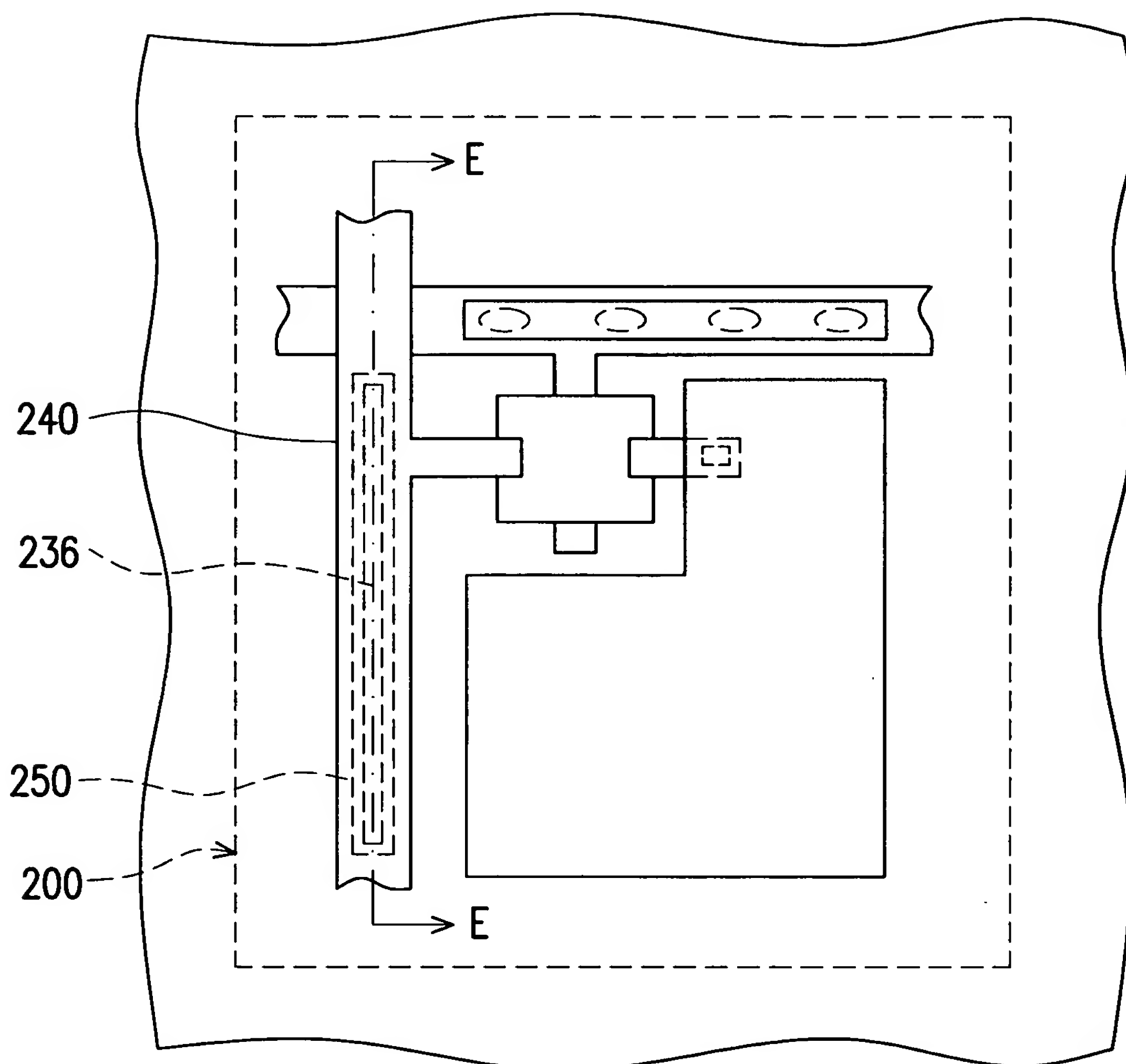


圖 7

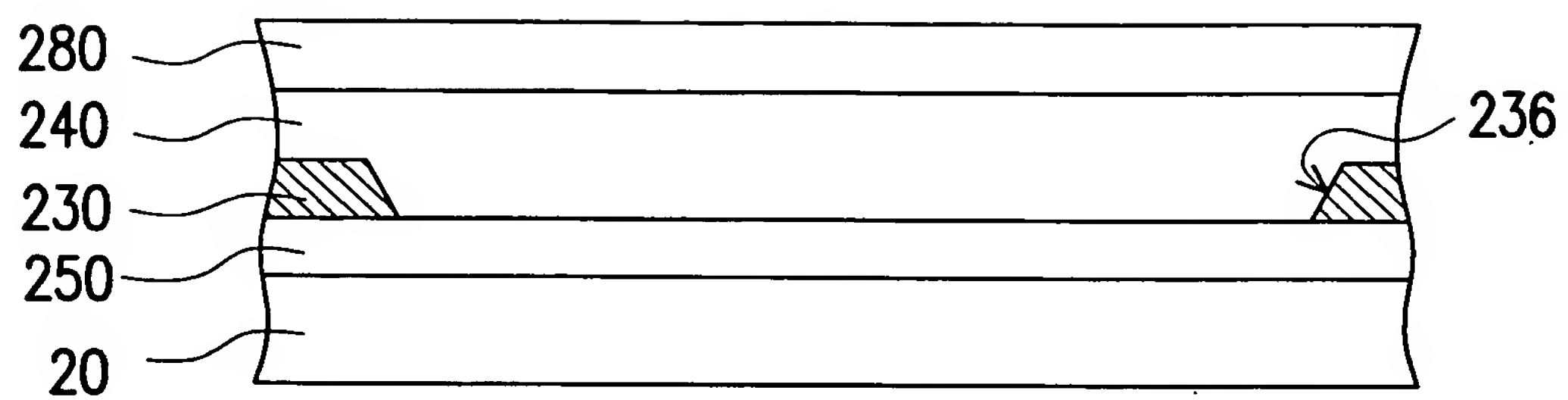
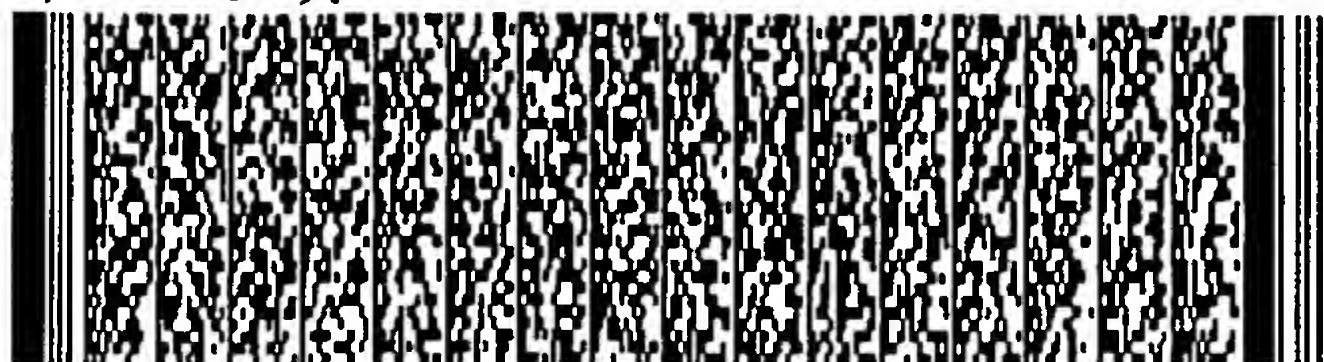
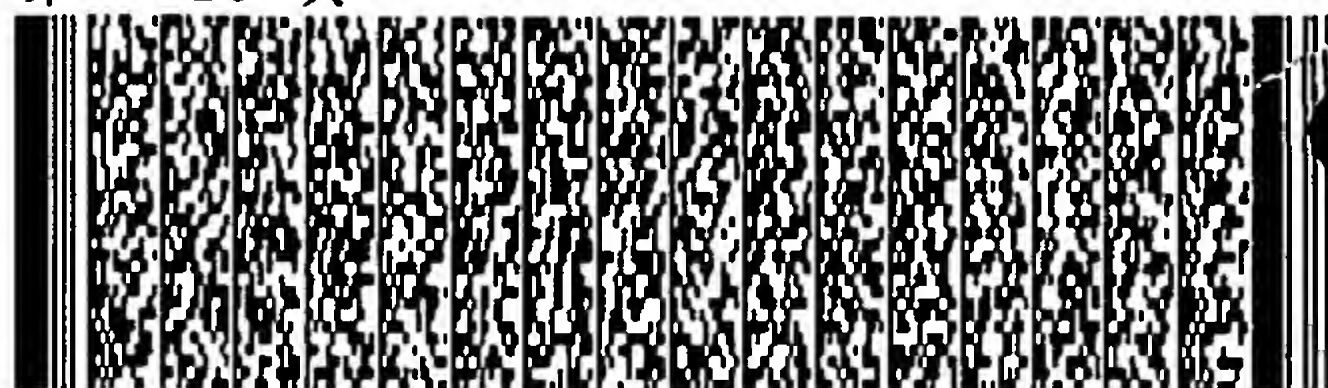


圖 8

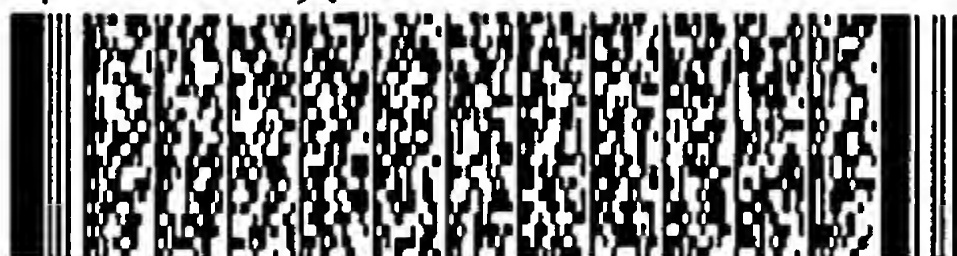
第 1/20 頁



第 2/20 頁



第 3/20 頁



第 4/20 頁



第 5/20 頁



第 6/20 頁



第 6/20 頁



第 7/20 頁



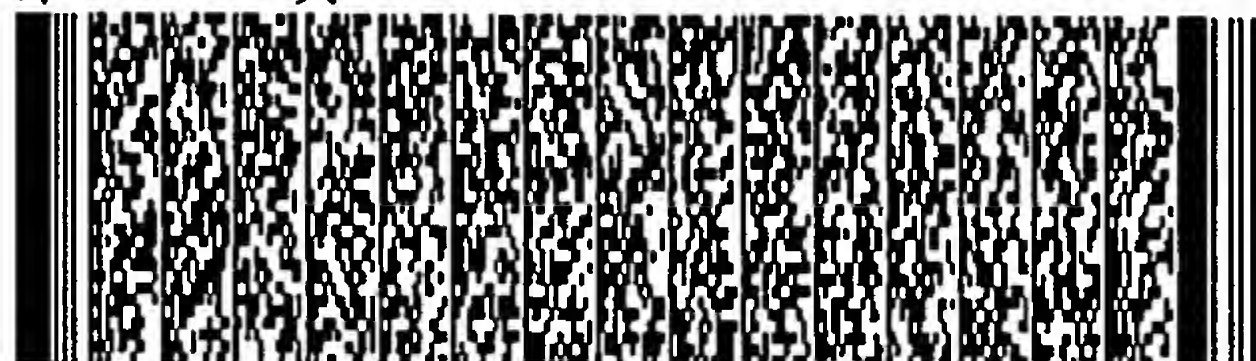
第 7/20 頁



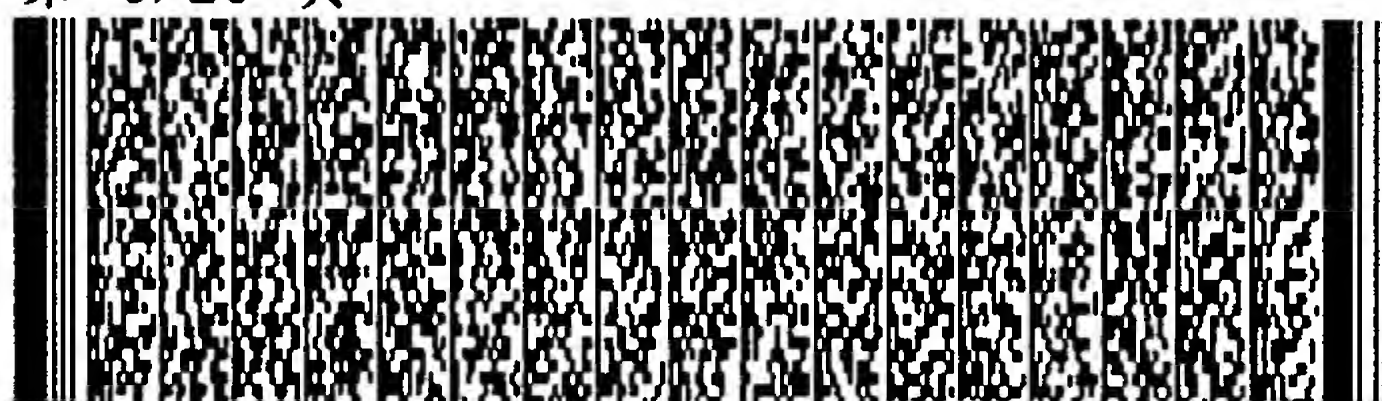
第 8/20 頁



第 8/20 頁



第 9/20 頁



第 10/20 頁



第 10/20 頁



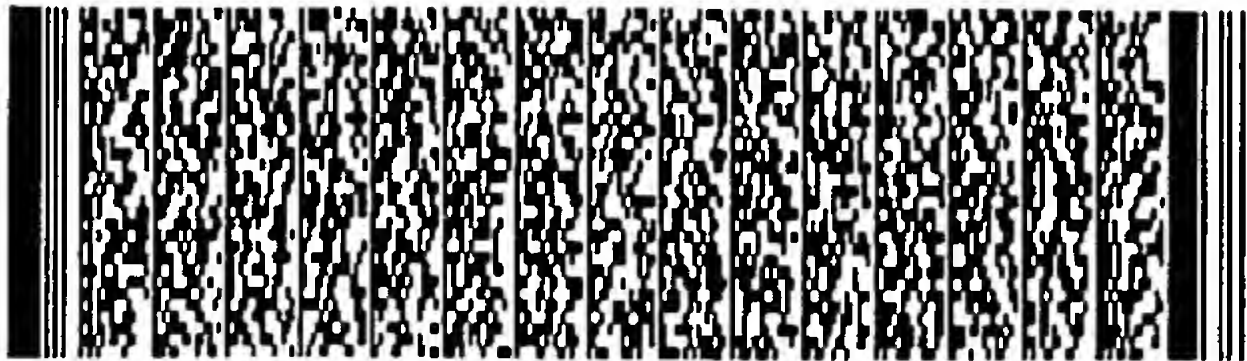
第 11/20 頁



第 11/20 頁



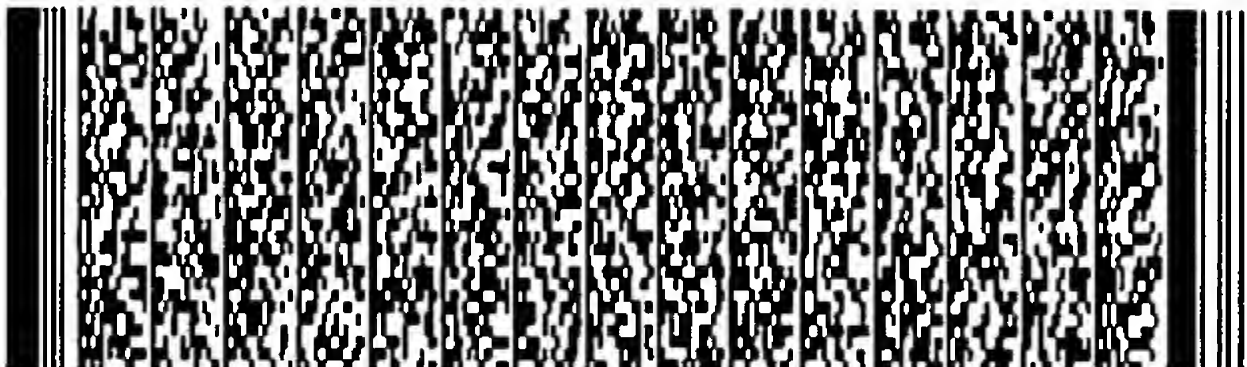
第 12/20 頁



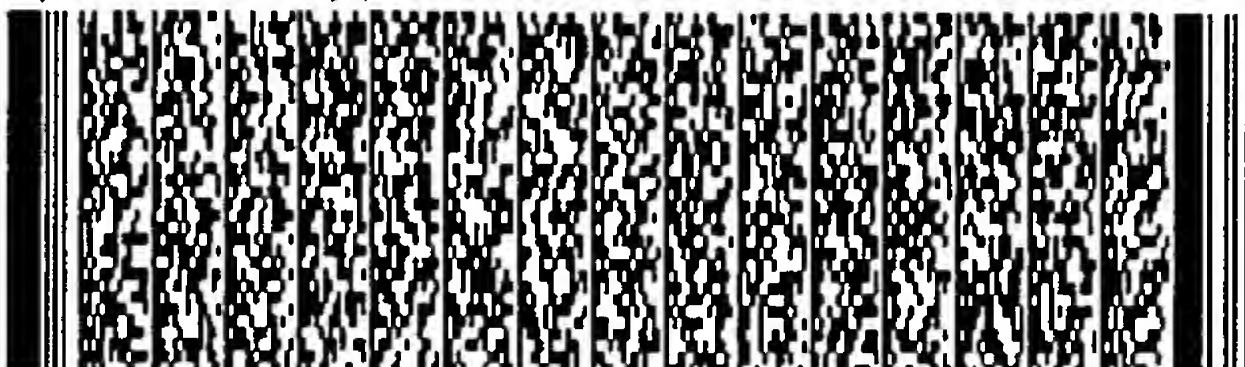
第 12/20 頁



第 13/20 頁



第 13/20 頁



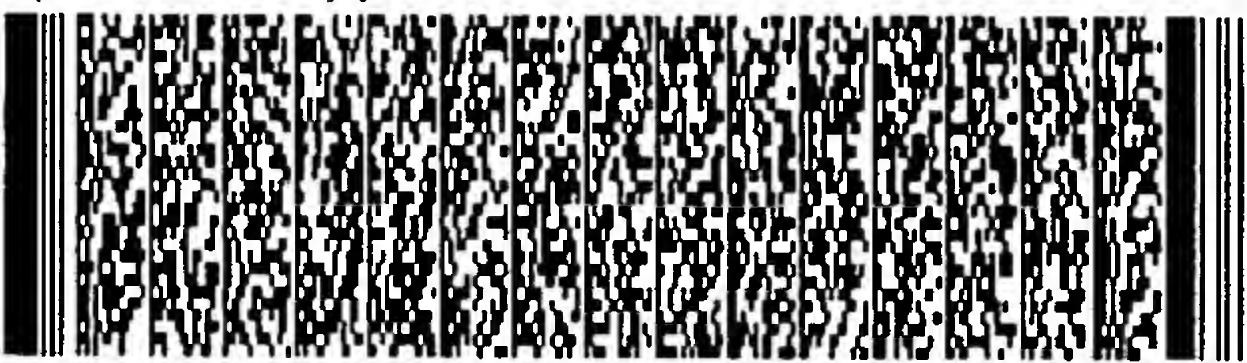
第 14/20 頁



第 14/20 頁



第 15/20 頁



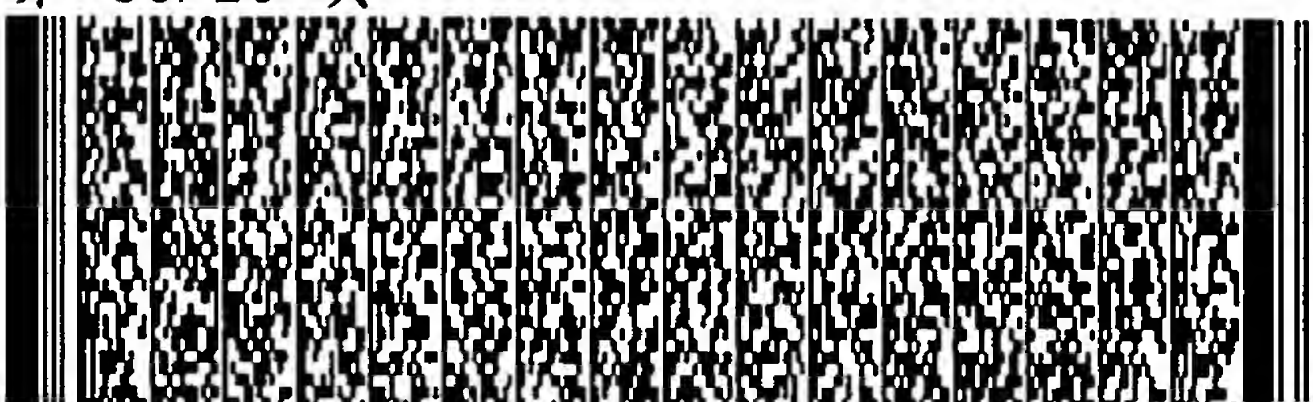
第 16/20 頁



第 17/20 頁



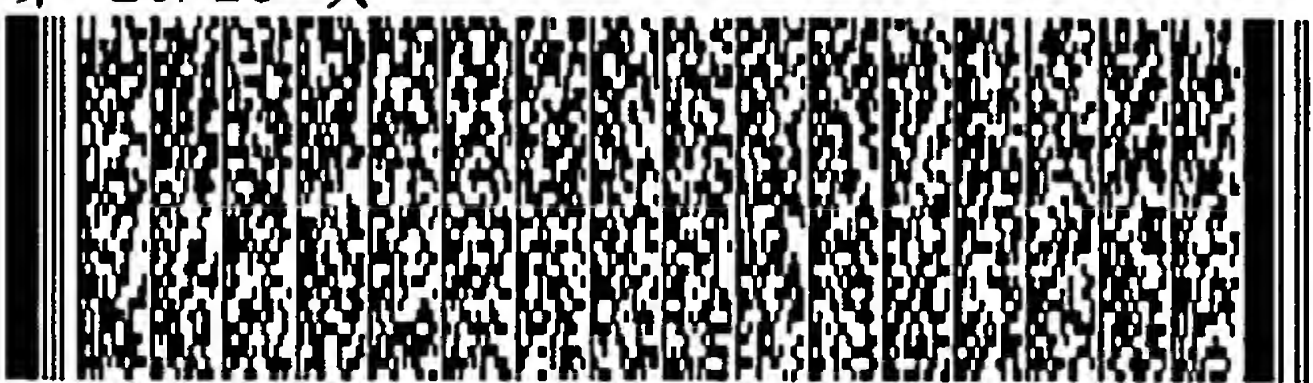
第 18/20 頁



第 19/20 頁



第 20/20 頁



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☒ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.